

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08306820A

(43) Date of publication of application: 22 . 11 . 96

(51) Int. Cl. H01L 23/12

(21) Application number: 07127395

(22) Date of filing: 28 . 04 . 95

(71) Applicant: NEC CORP

(72) Inventor:  
SUZUKI KATSUNOBU  
SUZUKI KATSUHIKO  
HAGA AKIRA  
TANMACHI ISAMU  
UCHIDA HIROYUKI

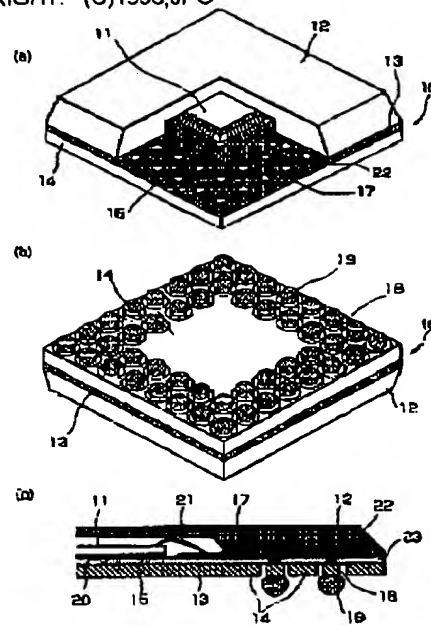
(54) SEMICONDUCTOR DEVICE, PACKAGE FOR SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57) Abstract:

PURPOSE: To manufacture a semiconductor device excellent in humidity resistance, reliability and electric performance.

CONSTITUTION: A polyimide layer 13 and copper foil patterns 15, 17 are formed on plate type metal bases 14, 18, and a lamination structure body is constituted. The metal bases are constituted of a ground pattern 14 maintained at the earth potential and many land patterns 18 where solder balls 19 for mounting are formed. The copper foil patterns consist of an island pattern 15 where an LSI 11 is mounted and inner wiring 17 connected with the electrodes of the LSI chip 11. The metal base patterns 14, 18 are electrically connected with the internal wiring 17 via through-holes 22 formed by electroplating. A cap 12 covers the LSI 11 and the wiring pattern 17, and is bonded to the lamination structure body, thereby hermetically maintaining the internal space. A semiconductor device excellent in electric reliability and performance can be manufactured.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2679681号

(45) 発行日 平成9年(1997)11月19日

(24) 登録日 平成9年(1997)8月1日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12			H 0 1 L 23/12	L N J

請求項の数21(全 13 頁)

(21) 出願番号	特願平7-127395	(73) 特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成7年(1995)4月28日	(72) 発明者	鈴木 克信 東京都港区芝五丁目7番1号 日本電気株式会社内
(65) 公開番号	特開平8-306820	(72) 発明者	鈴木 勝彦 東京都港区芝五丁目7番1号 日本電気株式会社内
(43) 公開日	平成8年(1996)11月22日	(72) 発明者	羽賀 彰 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	弁理士 稲垣 清
		審査官	中川 隆司

最終頁に続く

(54) 【発明の名称】 半導体装置、半導体装置用パッケージ及びその製造方法

1

(57) 【特許請求の範囲】

【請求項1】 銅又はアルミニウムを主成分とする金属板から成り所定のパターン形状を有するメタルベースパターンと、少なくとも該メタルベースパターン上に形成された有機系絶縁体から成る絶縁層と、該絶縁層上に形成された、配線パターンを含む所定のパターン形状を有する金属箔から成る薄膜パターンとを備える積層構造体として構成され、

前記メタルベースパターンが、電気的に相互に絶縁されたランドパターン及び複数のランドパターンを含み、該ランドパターン及びランドパターンと前記配線パターンとが、前記絶縁層を所定位置で貫通するスルーホールを介して導通することを特徴とする半導体装置用パッケージ。

【請求項2】 前記配線パターン上にバンパが形成され

2

る、請求項1に記載の半導体装置用パッケージ。

【請求項3】 前記薄膜パターンが、半導体チップを搭載するためのアイランドパターンを有する、請求項1に記載の半導体装置用パッケージ。

【請求項4】 半導体チップを搭載する位置が、前記薄膜パターン及び絶縁層が除去されて前記メタルベースパターンを露出させるキャビティとして構成される、請求項1に記載の半導体装置用パッケージ。

【請求項5】 前記ランドパターンの少なくとも一部が、前記積層構造体の外周部に枠状に配置されるリングパターンとして構成される、請求項1乃至4の何れかに記載の半導体装置用パッケージ。

【請求項6】 前記メタルベースパターンが、前記積層構造体の外周部に枠状に配置されるリングパターンと、該リングパターンに周囲を囲まれた中央パターンと、前

## 3

記複数のランドパターンとから構成され、前記リングパターン及び中央パターンの少なくとも一方が前記ランドパターンを構成する、請求項1乃至4の何れかに記載の半導体装置用パッケージ。

【請求項7】 前記リングパターンと前記中央パターンとの間にチップ部品が配置される、請求項6に記載の半導体装置用パッケージ。

【請求項8】 前記ランドパターン以外の前記メタルベースパターンの表面、及び、該メタルベースパターンの隙間部分をコーティングする絶縁性樹脂層を更に備える、請求項1乃至7の何れかに記載の半導体装置用パッケージ。

【請求項9】 前記薄膜パターン上に更に1組以上の別の絶縁層及び薄膜パターンの組合せを備えており、相互に対向する薄膜パターンが、該薄膜パターン相互間に介在する絶縁層の所定位置に形成されたスルーホールを介して導通する、請求項1乃至8の何れかに記載の半導体装置用パッケージ。

【請求項10】 最上層の前記薄膜パターンが積層構造体の外周部に枠状に配置されるリング封止パターンを含む、請求項9に記載の半導体装置用パッケージ。

【請求項11】 前記薄膜パターンが、前記積層構造体の外周部に枠状に配置されるリング封止パターンを含む、請求項1乃至8の何れかに記載の半導体装置用パッケージ。

【請求項12】 前記薄膜パターン及び絶縁層が前記積層構造体の外周部で枠状に除去され、該除去された外周部でメタルベースパターンが露出してリング封止部を構成する、請求項1乃至8の何れかに記載の半導体装置用パッケージ。

【請求項13】 前記スルーホールがメッキによって形成されたものである、請求項1乃至12の何れかに記載の半導体装置用パッケージ。

【請求項14】 請求項1乃至9の何れかに記載の積層構造体を2つ備え、該双方の積層構造体が、前記薄膜パターンが向い合うように且つ中間絶縁層を介して相互に接合され、該双方の積層構造体の薄膜パターンが中間絶縁層内の所定位置に形成されたスルーホールを介して導通しており、一方の積層構造体のメタルベースパターンがフリップチップバンプを含むことを特徴とする半導体装置用パッケージ。

【請求項15】 請求項1及び請求項3乃至13の何れかに記載の半導体装置用パッケージと該パッケージに搭載される半導体チップとを備え、該半導体チップが有機系樹脂、金属混入樹脂、又は、低融点金属の何れかによるボンディングで前記積層構造体に取り付けられることを特徴とする半導体装置。

【請求項16】 請求項2に記載の半導体装置用パッケージと該パッケージに搭載される半導体チップとを備え、該半導体チップが前記バンプ上に樹脂又は低融点金

## 4

属を介してフリップチップ接続されることを特徴とする半導体装置。

【請求項17】 前記積層構造体の薄膜パターン側を気密に封止する金属製又は有機樹脂製のキャップを更に備える請求項15又は16に記載の半導体装置。

【請求項18】 前記ランドパターンの夫々が半田ボールを備える、請求項15乃至17の何れかに記載の半導体装置。

【請求項19】 前記半導体チップの下部に少なくとも前記ランドパターンを貫通する放熱スルーホールを備え、該ランドパターンの放熱スルーホールに隣接する位置に放熱半田ボールが形成された、請求項15乃至18の何れかに記載の半導体装置。

【請求項20】 請求項14に記載の半導体装置用パッケージを製造する方法であって、前記接合を、接着剤、熱圧着、又は、化学反応を利用した接着のいずれかで行なうことを特徴とする半導体装置用パッケージの製造方法。

【請求項21】 銅又はアルミニウムを主成分とする金属板から成るメタルベース上に、有機系絶縁体から成る絶縁層と、金属箔層を順次に積層して積層構造体を形成する工程、

前記金属箔層をパターンニングして第1開口を含む薄膜パターンを形成する工程、

前記絶縁層の前記第1開口に整合する位置に第2開口を形成して、該第2開口内に前記メタルベースを露出させる工程、

前記第1及び第2開口内にメッキ層を形成して、前記メタルベースと前記薄膜パターンとを導通させる工程、及び

前記メタルベースをパターンニングして、相互に絶縁された複数のパターンに形成する工程とを含むことを特徴とする半導体装置用パッケージの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置、半導体装置用パッケージ、及び、その製造方法に関し、特に金属基板を用いた半導体装置用パッケージの構造とその製造方法に関する。

【0002】

【従来の技術】 近年、BGA (BALL GRID ARRAY) と呼ばれる半導体装置用パッケージの構造が提案されている。この型式のパッケージ構造は、例えば「NOV. - DEC. 1992. THE FIRST VLSI PACKAGING WORKSHOP」および「1994年3月号 NIKKEI MICRODEVICES」に記載されており、実用化の努力が進められている。ここで従来のBGAの構造を図面を参照して説明する。

【0003】 図12は、「1994年3月号 NIKKEI MICRODEVICES」に記載されたBGA (従来技術1) であり、図(a)は表面キャップを一部除いて示す斜視図、図(b)は基板裏面斜視図、図(c)は部分断面図であ

5

る。ガラスエポキシ基板106の表面には内部配線103、裏面には外部配線111が形成され、更に表面にはLSI搭載用のアイランドパターン114が形成されている。

【0004】内部配線103と外部配線111とは、パッケージ100の周囲部でスルーホール104により電氣的に接続されており、アイランドパターン114の下部には放熱用スルーホール110が設けられている。外部配線111の先端部にはランドパターンが設けられ、同様に、放熱スルーホール110の直下にも、ランドパ

ターンが形成されている。これらランドパターン以外の基板裏面の部分は、絶縁性樹脂であるソルダーレジスト107でコーティングされる。基板表面側のアイランドパターン114、ボンディングワイヤ112、及び、内部配線111を除く部分もソルダーレジスト105でコーティングされる。

【0005】LSI101は、上記構造のパッケージ100のアイランドパターン114上に銀ペースト等の接着剤を介して搭載され、LSI101の電極と内部配線103とはボンディングワイヤ112により接続されて

いる。更に、基板表面側は、スルーホール104より内側の中央部分が、LSI101、ボンディングワイヤ112、内部配線103の一部分を除いて封止樹脂102により封止される。樹脂封止形成の後に、基板裏面のランドパターン上には半田ボール108、110が形成される。半田ボールには、電氣的接続用の半田ボール108と放熱専用の放熱用半田ボール109とがある。

【0006】別の従来のBGAとして、「NOV.-DEC. 1992. THE FIRST VLSI PACKAGINGWORKSHOP」発表のもの(従来技術2)がある。図13および図14を参照してこの従来技術について説明する。図13の図(a)~(c)は夫々図12(a)~(c)と同様の図である。図13の構造では、ガラスエポキシ基板106の表面側には内部配線103が、裏面側には外部配線111が設けられる。内部配線103と外部配線111とは所定位置でスルーホール104により電氣的に接続されている。また、基板表面側にはアイランドパターン114が、基板裏面側の配線先端には図示しないランドパターンが形成されている。裏面のランドパターン以外の部分、及び表面のボンディングに使用しないエリアはソ

ルダーレジスト107、105でコーティングされている。

【0007】半導体装置の組立てにあたっては、LSI101がアイランド114上に銀(Ag)ペースト115を介して搭載され、LSI101の電極と内部配線103とがボンディングワイヤ112により接続されている。更に、基板表面側は、スルーホール104より内側の中央部分において、LSI101、ボンディングワイヤ102、及び、内部配線103の一部を除く部分がプラスチック・モールド113により封止されている。

6

基板裏面のランドパターン上には半田ボール108が設けられている。

【0008】図14は図13の構造に加え、LSI101の裏面に放熱スルーホール116を設け、この放熱スルーホール116下部に隣接して放熱用半田ボール117を設けた構造である。放熱スルーホール116と放熱用半田ボール117とはランドパターンの一部で接続される。

【0009】更に、別の従来のBGAとして、「1994年3月号 NIKKEI MICRODEVICES」に記載されたTBGA(従来技術3)がある。TBGAはTAPE-BGAの略称であり、基板としてフレキシブル・プリント基板(TABとも呼ばれる)を用いたBGAである。図15はこの従来技術3の構造を示す断面図である。フレキシブルプリント基板118を構成する絶縁体ポリイミドの両面に所定の印刷配線122を形成する。プリント基板118の両面には、夫々LSI120が搭載され、各LSI120の電極と内部配線122との接続には、TAB(テープ・オートメイトッド・ボンディング)リード121が用いられる。

【0010】パッケージ100の外周部には、スティフナ(ガラス・ポリイミド基板)と呼ばれるパッケージ支持板123が設けられて、フレキシブル・プリント基板118の剛性不足を補い、また、ビアホール119がパッケージ支持板123に形成されている。フレキシブル・プリント基板118上の配線パターン122と、支持板123の半田ボール124とは、ビアホール119を介して接続され、半田ボール124は図示しない外部プリント基板と接続される。このように、外部プリント基板とパッケージ支持板123との電氣的および機械的な接続はパッケージ外周部の半田ボール124を介して行われる。

【0011】

【発明が解決しようとする課題】上記従来のBGAパッケージ構造では、内部配線と外部配線とは、一般に、穿孔ドリル及びメッキ技術で形成されたスルーホールを介して導通している。しかし、スルーホールの内部をメッキ技術によって完全に埋めることは困難であり、形成されたスルーホールの隙間を経由して外部から湿気が侵入するおそれがある。ソルダーレジストは、このスルーホールを含む開口部を覆い、パッケージの耐湿性を向上させるために設けられる。しかし、例えば気密封止型パッケージに比べると、ソルダーレジストからは比較的容易に水分が侵入し、スルーホール内または封止樹脂(プラスチック・モールド)内に取り込まれる。この水分は、プリント基板への半田実装時の熱により膨張し樹脂層の破裂を引き起こしたり、LSI表面のパッシベーション膜を腐食したりする等、半導体装置の信頼性を低下させるという問題があった。

【0012】また、基板には熱伝導率が低いガラスエポ

7

キシ樹脂が用いられており、LSI裏面からの放熱量が小さい。例えば図14のように、放熱性を向上させる目的でLSI裏面に複数の放熱用スルーホールを設ける例があるが、放熱用スルーホールは、耐湿性の低下、水分による樹脂層の膨張・破裂につながり、同様に、信頼性を低下させるという欠点がある。

【0013】更に、従来のBGAでは、一般にスルーホールは穿孔ドリルによって形成されるため、スルーホールの径が比較的大きくなりがちである。従って、多ピンパッケージを製造する場合には、特に、基板強度が低下すること、スルーホールの存在が高密度配線の障害になり基板数が増加すること、また、印刷配線を利用する場合が多く配線幅が微細化できないため、例えばマイクロストリップラインでは電気的な伝送特性が向上するような設計が困難であり、且つ、BGA内でインピーダンス整合をとるのが困難になること、更には、封止を樹脂で行うために、LSI電極及びボンディングワイヤが誘電率5以上の樹脂で覆われることから、隣接するワイヤ間或いは電極間でノイズが伝播するクロストークノイズが特に問題となり、高周波帯域での使用が難しくなること等、種々の問題がある。

【0014】一方、TBGAに関しては、半田バンプがパッケージ周囲にのみ形成できる構造のため、多ピン化が困難という事情がある。またパッケージの外周部に迄配線を引き回すため、配線長が長くなって信号の遅延を引き起こすという問題もある。

【0015】本発明の目的は、上記に鑑み、従来のBGA構造を改良し、もって多ピン化が容易で信頼性が高く、また、LSIの電気的な性能を充分に発揮させ得る構造に容易に形成できる新規なパッケージ構造を提供することにある。

【0016】

【課題を解決するための手段】上記目的を達成するため、本発明に係る半導体装置用パッケージは、銅又はアルミニウムを主成分とする金属板から成り所定のパターン形状を有する金属ルースパターンと、少なくとも該金属ルースパターン上に形成された有機系絶縁体から成る絶縁層と、該絶縁層上に形成された、配線パターンを含む所定のパターン形状を有する例えば銅を主成分とする金属箔から成る薄膜パターンとを備える積層構造体として構成され、前記金属ルースパターンが、電気的に相互に絶縁されたランドパターン及び複数のランドパターンを含み、該ランドパターン及びランドパターンと前記配線パターンとが、前記絶縁層を所定位置で貫通するスルーホールを介して導通することを特徴とする。

【0017】また、本発明に係る半導体装置は、半導体チップが有機系樹脂、金属混入樹脂、又は、低融点金属の何れかによるボンディングで前記積層構造体に取り付けられ、或いは、バンプ上に導電性樹脂又は低融点金属

8

を介してフリップチップ接続されることを特徴とする。

【0018】更に、本発明の半導体装置用パッケージの製造方法は、銅又はアルミニウムを主成分とする金属板から成る金属ルース上に、有機系絶縁体から成る絶縁層と、例えば銅を主成分とする金属箔層とを順次に積層して積層構造体を形成する工程、前記金属箔層をパターンニングして第1開口を含む薄膜パターンを形成する工程、前記第1開口に整合する位置に、前記絶縁層に第2開口を形成して該第2開口内に前記金属ルースを露出させる工程、例えば前記金属ルースを電極とする電解メッキ等により、前記第1及び第2開口内にメッキ層を形成して、前記金属ルースと前記薄膜パターンとを導通させる工程、及び前記金属ルースをパターンニングして、相互に絶縁された複数のパターンに形成する工程とを含むことを特徴とする。

【0019】

【作用】本発明の半導体装置用パッケージは、金属ルース上に絶縁層を介して配線パターンを形成した積層構造とした構成により、半導体チップを配線パターン側に搭載した後に金属又は樹脂製のキャップにより気密に封止すると、金属ルース及びキャップによる高い気密構造が得られる。

【0020】また、本発明の半導体装置用パッケージの製造方法によると、パターンニング及びメッキ技術によって形成した微細なスルーホールの内部には良好にメッキが充填されるので、水分等の侵入が有効に阻止できる。

【0021】

【実施例】以下、図面を参照し、本発明の好適な実施例に基づいて本発明を更に詳細に説明する。本発明の各実施例のパッケージ構造の各図において、理解を容易にするため、同様な要素については同様な参照符号を付す。

【0022】第1実施例

図1は、本発明の第1実施例を成す金属BGAパッケージ構造を示すもので、図(a)はその表面一部切欠き斜視図、図(b)は裏面斜視図、図(c)は部分断面図である。本実施例のパッケージ構造では、0.15～0.20mm厚のCu基板(以下、金属ルースと呼ぶ)14、18の表面上に、0.20～0.55μm厚のポリイミド層13が設けられ、更にその上に0.18～0.35μm厚の銅箔から成るパターン15、17が形成されている。銅箔のパターンは、LSI(半導体チップ)11を搭載するエリアを構成するアイランドパターン15と、ボンディングワイヤ21によってLSI11の電極に接続され、基板表面上を電気的に引き回す内部配線パターン17とから成る。

【0023】裏面の金属ルースは、積層構造体を支持する1つのランドパターン14と、ランドパターン14からパターンニングで分離されて、半田ボール19を形成するための多数のランドパターン18とから成る。各ランドパターン18は、円柱形状を有し、その外側の

ランドパターン14の円柱状切欠き部と同心円状に形成されている。ランドパターン18は信号用及び電源用配線に用いられ、ランドパターンは接地電位に維持されてランド配線として利用される。この構造により、ランドパターン18とランドパターン14とは同軸構造として形成され、最適化設計を行うことにより、50Ω又は75Ω等所望のインピーダンスにマッチングさせることができる。

【0024】積層基板裏面のランドパターン18及びランドパターン14と、積層基板表面の内部配線パターン17及びアイランドパターン15とを電気的に導通させるため、銅箔15、17及びポリイミド層13に20〜30μm径の開口部を形成する。この開口部に、基板裏面のメタルベース14、18を夫々電極とする電解メッキにより、スルーホール22を埋込み形成する。これにより、各メタルベースパターン14、18と銅箔パターン15、17とが、対応するスルーホール22によって電気的に接続される。なお、電解メッキに代えて、無電解メッキによりスルーホールを形成することもできる。

【0025】表面パターン15、17、裏面パターン14、18、及びそれらの間の導通がとれた後の各パターンに対しニッケルメッキ又は金メッキを施して、本実施例のメタルBGAパッケージ10が形成される。LSIパッケージングに際しては、まず、アイランドパターン15上に銀ペーストのような導電性接着剤20を介してLSI11を搭載し、LSI11の各電極と内部配線パターン17とをボンディングワイヤ21により接続する。次いで、LSI11、ボンディングワイヤ21、及び、内部配線パターン17の一部を内部空間内に収容する中空状のキャップ12を取り付け、これら全体を気密に封止する。最終的に、メタルベースの各ランドパターン18上に夫々半田ボール19を形成する。

【0026】半田ボール19を図1のようにグリッド状に設けるパッケージが、一般に、BGA構造と呼ばれるものであり、特にメタルベースを採用する本発明のBGAを本明細書ではメタルBGA(MBGA)と呼ぶことにする。なお、封止構造は、キャップ封止構造に限定されるものではなく、絶縁性の樹脂によるモールド封止を採用することも可能である。モールド封止を採用する場合には、表面のアイランドパターン、ボンディングに使用する配線パターンの一部のエリアにフッ素系樹脂をコーティングすることが好ましい。また、裏面のメタルベースがパターンニングされてベースパターンが無い部分に同様なコーティングを施すことも可能である。本実施例のMBGAでは、銅箔をコプレーナ構造の配線に形成することも可能である。

#### 【0027】第2実施例

図2は、本発明の第2実施例を成すMBGA10の構造を示す図で、図(a)〜(c)は、図1(a)〜(c)

と同様に示してある。本実施例のMBGAは、基本的な構造は第1実施例のMBGAと同様であるが、以下の点において異なっている。

【0028】まず、本実施例では、実施例1のアイランドパターン15と、その下部のポリイミド層13とを除いてキャビティ24を形成し、このキャビティ24の部分でメタルベースのランドパターン14を表面側に露出させる構造としている。また、外周部分のポリイミド層13を除去して同様にメタルベースのランドパターンを露出させている。更に、ランドパターン14の裏面側表面に、絶縁性フッ素系樹脂から成るコーティング樹脂層27を、また、内部配線パターン17及びスルーホール22の表面上に同様の材料からなるコーティング樹脂層25を形成している。

【0029】本実施例のMBGA10では、LSI11をキャビティ24の部分に配置する。この場合、まず、熱伝導度が高い接着樹脂又は銀ペースト等の樹脂を用いて、LSI11をキャビティ24内部に配置する。次いで、LSI11の電極と内部配線17とをボンディングワイヤ21により接続する。引き続き、パッケージ外周部で露出したメタルベースのランドパターン14に、同様に熱伝導度が良好な導電性接着剤26を用いて金属キャップ28を接着し、LSI11、ボンディングワイヤ21、内部配線17、及び、スルーホール16等をその内部空間内に封止する。最終的にフッ素樹脂のコーティングがされていない各ランドパターン18上に半田ボール19を形成することで、半導体装置が形成される。

【0030】本実施例では、実施例1と同様に接地電位のランドパターン14を用いた構成により、LSI裏面の接地電位の安定が図れる。また、ランドパターン14の表面側に、熱伝導度が良好な樹脂層20を介してLSI11を搭載する構成により、LSI裏面からの放熱性が向上する。また、金属キャップ28が同様にメタルベース14に導電性樹脂を用いて直接に接着される構成のため、金属キャップ28が接地電位に維持される。従って、LSI11は、ランド電位に夫々維持されたキャップ28及びランドパターン14により周囲を囲まれる構造のため、外部からの高周波ノイズから良好にシールドされる。

#### 【0031】第3実施例

図3は、本発明の第3実施例を成すMBGAの構造を示す図で、(a)及び(b)は夫々部分断面図及び裏面斜視図である。本実施例における銅箔及びポリイミド層の構造は第1実施例と同様であり、本実施例は以下の点において実施例1と異なる。まず、メタルベースは、パッケージ外周部に形成された額縁(枠)状のリングパターン30と、その内側部分に形成された、実施例1と同様な形状でグリッド状に配設された多数のランドパターン29とにより構成されている。リングパターン30の内側部分は、各ランドパターン29の円形表面を残して透

11

明なフッ素系のコーティング樹脂層27で埋め込まれている。LSI11は、ポリイミド層13上に形成されたアイランドパターン14上に配置される。キャップ12は、ポリイミド層13上に絶縁性接着剤23で接着される。本実施例の構成によると、枠パターン30によってパッケージ全体が支持できるので、パッケージの強度及びその平坦性を確保した状態で、多くのランドパターンを形成でき、多ピン化に容易に対応可能である。

#### 【0032】第4実施例

図4は、本発明の第4実施例を成すMBGAの構造を示す図で、(a)及び(b)は夫々図3(a)及び(b)と同様の図である。本実施例のMBGAの基本的な構造は第2実施例と同様であるが、キャップ12の他、以下の点において第2の実施例と異なっている。即ち、本実施例では、メタルベース全体を、パッケージ外周部のリングパターン28、グリッド状に配置される多数のランドパターン29、及び、グランド兼用の放熱パターン32の3つの部分に分けている。放熱パターン32には、ソルダーレジスト34によるコーティングが施してあり、そのコーティングの際に、放熱パターン32にランドパターン29と同形状の多数のパターンを形成してその部分でメタルベースを露出させてある。各ランドパターン29表面、及び、放熱パターン32のメタルベースが露出したパターン表面に、夫々半田ボール19及び放熱用半田ボール33を形成する。本実施例の構成により、LSI11の裏面で発生した熱を、熱抵抗が小さな放熱用パターン32及び放熱用半田ボール33を介して、効率よくパッケージ外部に逃がすことが出来る。

#### 【0033】第5実施例

図5は、本発明の第5実施例を成すMBGAの構造を示す図で、(a)は裏面斜視図、(b)は部分断面図を夫々示している。本実施例のMBGAの基本的な構造は第1実施例と同様であるが、以下の点において異なる。メタルベースを、パッケージ外周部のリング状のグランドパターン37と、このグランドパターン37から所定距離を離して配置された中央の電源用パターン36と、リング状のグランドパターン37内に配置された多数のランドパターン29とに分けている。このように、グランドパターン37内にこれから絶縁された信号用のランドパターン29を設けることが可能である。グランド電位のリング状のグランドパターン37と電源電位の電源用パターン36とのギャップには、チップコンデンサ35が高融点半田で取り付けられている。露出した各メタルベースの部分には、ランドパターン29には信号用半田ボール19Aが、グランドパターン37にはGND用半田ボール19Bが、電源用パターン36には電源用半田ボール19Cが、夫々形成されている。

【0034】上記実施例では、内部配線パターン17や、ランドパターン29、電源用パターン36、及び、グランドパターン37等のメタルベースの形状を種々に

12

変更することにより、チップコンデンサ以外の他のチップ部品、例えばチップ抵抗、チップインダクタ等を搭載することも可能である。

#### 【0035】第6実施例

図6は、本発明の第6実施例のMBGAを示す断面図である。本実施例のパッケージは、内部配線17とLSI11の電極との接続を、微小なフリップチップバンプ40で接続した、フリップチップ接続対応のパッケージである。予め、内部配線17上に、若しくは、LSI11上に、フリップチップバンプ40を形成しておき、内部配線17とLSI11の電極とをフリップチップバンプ40を介して、いわゆるフリップチップ接続する。このフリップチップバンプ40は、スルーホール22を介してメタルベースのグランドパターン14に導通され、放熱効果を向上させる。金属キャップ28は、ポリイミド層13に絶縁性接着剤23を介して接着され、その内部空間内にLSI11、内部配線17等を気密に封止する。LSI11の上面と金属キャップ28とは熱伝導性接着剤38によって接着される。熱伝導性接着剤38によりLSI11での発熱分が金属キャップ28を介して容易に放熱される。更に冷却効果を図るためには、例えば図7に示すように、金属キャップ28にヒートシンク39を形成する。

#### 【0036】第7実施例

図8は、本発明の第7実施例のMBGAの構造を示す図で、図(a)～(c)は、図1(a)～(c)と同様の図である。本実施例は、内部配線17を構成するメタルベース表面側の銅箔パターンを2層にした構造である。第1層及び第2層の銅箔パターン相互間の電気的導通は、スルーホール22によって行なう。内部配線の層数は2以上任意の数が可能である。本実施例は、特に多ピン化に容易に対応できる例である。

#### 【0037】第8実施例

図9は、本発明の第8実施例を示すための図で、同図(a)～(g)は順次の工程(a)～(g)に対応し、本発明に係るMBGAパッケージの基本的な製造方法を該MBGAの断面図で示している。

#### 【0038】工程(a)

0.15～0.20mm厚の金属板であるメタルベース41上に、0.20～0.55μm厚のポリイミド層42を形成し、更に、その上に、0.18～0.35μm厚の銅箔43を形成することで金属積層基板を形成する。この金属積層基板を材料として以下の工程を実施する。

#### 【0039】工程(b)

ホトレジストを利用したパターンニングにより、メタルベース41をグランドパターン14及びランドパターン18に形成する。

#### 【0040】工程(c)

レジスト剥離後、メタルベースパターン14、18の裏

面を含む全域にマスキング樹脂46によりコーティングを施す。次いで、表面側の銅箔43をパターンニングし、スルーホール用の銅箔開口部45を形成する。必要に応じ、キャビティのための開口部も銅箔41に形成する。

#### 【0041】工程(d)

銅箔43をマスクとして、ポリイミド層42をエッチングし、メタルベースパターンを露出させるポリイミド開口部47を形成する。この場合、実施例2に示したキャビティ部を形成することも可能である。

#### 【0042】工程(e)

表面側の全面に無電解でニッケルメッキ48を施し、スルーホール22の表面部分を形成する。これにより、表面側の銅箔パターン41と裏面側のメタルベースパターン14、18とがスルーホール22を介して電氣的に導通する。更に、無電解メッキをしたスルーホール部分を電極とする電解メッキにより、ニッケルメッキを施し、スルーホール22内に更にニッケルを埋め込む。ここで、無電解メッキ及び電解メッキは、何れもニッケルに限らず、銅或いはタングステン等、他の金属でもよい。

#### 【0043】工程(f)

表面の銅箔41を所望のパターンにレジストパターンニングすることで、内部配線17を形成する。

#### 【0044】工程(g)

裏面のコーティング材46を除去し、表面及び裏面側の双方のパターンに対して無電解ニッケルメッキ、及び、金メッキを施す。これにより、本発明の実施例のMBGAが得られる。なお、各工程間に必要に応じて洗浄及び熱処理を行う。

#### 【0045】第9実施例

図10は、本発明の第9実施例を示す工程図で、本発明の一実施例のBGAパッケージの製造方法を順次に示している。同図に示すように、第1の基板50は工程(a)～(d)で形成され、第2の基板55は工程(a')～(g')で形成され、双方の基板は何れも次段の工程(h)～(j)でボンディングされて1つのボンデッド基板56に形成される。本実施例方法は、特にフリップチップ接続対応のパッケージを製造するのに適している。なお、各工程の間に適宜に洗浄及び熱処理を行う。

#### 【0046】工程(a)、(a')

0.15～0.20mm厚のメタルベース41上に、0.20～0.55μm厚のポリイミド層42を形成し、次いで、0.18～0.35μm厚の銅箔43を形成し、金属積層基板とする。なお、材質及び厚みは必要に応じ適宜修正する。

#### 【0047】工程(b)、(b')

銅箔43をパターンニングし、所定位置にスルーホール用の開口45を形成する。

#### 【0048】工程(c)、(c')

銅箔パターン43をマスクとして、ポリイミド層42を

パターンニングし、スルーホール用のポリイミド開口47を形成して、その部分でメタルベース41を露出させる。

#### 【0049】工程(d)、(d')

メタルベース41を電極とする電解メッキにより、ポリイミド開口47をニッケルメッキ49で埋め込む。これによりスルーホールを形成してメタルベース41と銅箔43との電氣的接続を行なう。ここで、ニッケルメッキ49がポリイミド層42の表面から数μm～数十μm程度突出するようにメッキを行なう。工程(d)及び

(d')で夫々形成された基板を、第1の金属配線基板50及び第2の金属基板51とする。

#### 【0050】工程(e')

第2の金属基板51の表面側の全面に、更にポリイミド層52をスピンコーティングする。

#### 【0051】工程(f')

第2の金属配線基板51のポリイミド層52にレジストパターンニングを施し、銅箔パターン43上の所定位置にくるように、スルーホール用開口53を形成する。ここで、開口53は銅箔パターン43を露出させる。

#### 【0052】工程(g')

第2の金属配線基板51の銅箔パターン43を電極とする電解ニッケルメッキにより、ポリイミド層53の開口にニッケル54を埋込み、銅箔パターン43と電氣的に接続されたスルーホールを形成する。これにより、第2の金属配線基板55を得る。ここで、ニッケルメッキ54がポリイミド層52の表面から、数μm～数十μm程度突出するように形成する。

#### 【0053】工程(h)

第1の金属配線基板50及び第2の金属配線基板55の各表面側を向い合わせにし、各銅箔パターン43と相手側の突出したメッキ金属49、54とが所望の位置で接するように位置合わせを行なう。また、この場合、図示のごとく、各メッキ突出部49、54が一部で向い合うように位置合せすることも可能である。

#### 【0054】工程(i)

第1の金属配線基板50と第2の金属配線基板55とを熱圧着プレスにより張り合わせる。この張り合わせは、他に、接着剤或いは化学反応を利用した接着でもよい。これにより、メタルベース41が表面及び裏面に形成されたボンデッド基板56が形成される。

#### 【0055】工程(j)

ボンデッド基板56の双方の面に露出したメタルベース41を夫々パターンニングする。この場合、第1の金属配線基板50のメタルベース41は、リングパターン30及びフリップチップパンプ40に形成し、第2の金属配線基板51のメタルベースは、表面をコーティングした状態でパターンニングを行ない、通常のランドパターン14及びランドパターン18に形成する。第1の金属配線基板50側にフリップチップボンディングによりLS



Iを搭載した後に、リングパターン30にキャップを接着することで気密が得られる。フリップチップパンプ40及びリングパターン30とランドパターン18及びグラウンドパターン14とは、銅箔パターン43及びスルーホール49、54を介して電氣的に相互に導通している。

#### 【0056】第10実施例

図11は、本発明の第10実施例のMBGAを含む半導体装置の構造を示す図で、図(a)はパッケージング後の断面図、(b)はその内部を示す平面図である。本実施例の構造は例えば第9実施例の製造方法を採用して形成される。なお、本実施例はマルチチップパッケージとして説明するが、シングルチップパッケージにも適用できる。

【0057】表面側のメタルベースをパターンニングすることにより得られたフリップチップパンプ40、チップ部品用電極62及びリングパターン30の高さは50～100 $\mu$ mである。LSI59のエリアと、チップコンデンサ61等のチップ部品のエリア、或いは、LSIとチップ部品とが混在するエリアとは、夫々リングパターン30で仕切られている。例えば、低周波のLSIと高周波のLSIとを同一パッケージ内に組み立てた場合には、図11に示すように、金属キャップ60、導電性樹脂26及びリングパターン30で各エリアを封止することにより、これらLSI間でのクロストークが低減される。即ち、1パッケージで複数チップ間及び外部との間で静電及び磁気シールドが可能になる。LSI59は、接着剤または低融点金属を用いてフリップチップパンプ40と接続する。LSI裏面は、高熱伝導樹脂38を介して金属キャップ60と接着される。裏面側のメタルベースをパターンニングすることにより得られたランドパターン18及びグラウンドパターン14の高さは150～200 $\mu$ mである。

【0058】上記各実施例の金属基板を材料に用いたMBGAパッケージでは、熱伝導度が高い金属、例えば、銅をベース基板に用い、各パターン及びスルーホールをレジストパターンニング技術により形成し、キャップによる気密封止を行うことにより、以下の効果・利点が生じる。

【0059】高熱伝導度の金属をパッケージのベース基板に用いることにより、熱抵抗が小さく放熱性が向上する。特にキャビティを形成してLSIをメタルベースに直接に搭載する場合には放熱性が一段と向上する。

【0060】また、上記各実施例のパッケージでは、スルーホールをホトレジスト及びエッチングにより形成するため、20～30 $\mu$ m $\phi$ の微細なスルーホールの形成が可能になる。このため、スルーホール内にメッキを埋め込む際にスルーホール内部がメッキ金属によって完全に埋められる。従って、従来のBGAとは異なり、スルーホールからの水分の侵入のおそれがない。更に、金属キャップを採用すれば、特に良好な気密封止構造が可能

になり、キャップ及びその周囲からの水分の侵入のおそれがない。以上の理由により、MBGAは、耐湿性が向上する。

【0061】なお、絶縁体のポリイミド層が露出する構造を採用する場合には、ポリイミド層より水分が侵入するおそれがあるので、フッ素系樹脂でポリイミド層表面をコーティングし、或いは、ポリイミド層を他の絶縁体、例えば、テフロン層で置き換えた金属積層基板を用い、水分の侵入を避けることが好ましい。

10 【0062】次に、本発明のMBGAの実装時の接続強度及び信頼性について考える。従来の実装構造では、プリント基板の熱膨張係数とパッケージの熱膨張係数とをほぼ等しくしてある。しかし、プリント基板のサイズや搭載位置によっては、実際には膨張率の差は避け難く、半田ボールに応力が発生し、それが、実装された半導体装置の信頼性及び寿命を決定する要因となる。上記実施例のMBGAにおいては、プリント基板の熱膨張係数に対して、ポリイミド層の熱膨張係数が大きいことから、該材料間で熱応力が発生する。また、基板サイズ及び搭載位置により発生する応力もこれに加算される。しかし、半田ボールが0.15～0.20 $\mu$ mの円柱状のメタルベース（ランドパターン）上に形成されており、この円柱状のメタルベースがポリイミド層との接着界面を中心に移動することにより、半田ボールに発生した熱応力はこの円柱状のメタルベースで吸収され、従来のパッケージに比較して実装時の信頼性及び寿命が延びる。

30 【0063】電氣的特性面について考えると、本発明のMBGAでは、内部配線をマイクロストリップライン構造に形成することが容易である。また、ランドパターン及びグラウンドパターンの径を最適化することで、所望の特性インピーダンスをもつ同軸構造を有するように形成できる。更に、例えば第10実施例に示したように、メタルベースのパターンを適当に選ぶことにより、チップコンデンサ等のチップ部品を搭載することができる。更に、気密封止構造の採用によりワイヤ間のクロストークノイズも低減する。これらにより、パッケージ内部でインピーダンスの整合をとることが容易になる。また金属キャップ及びメタルベースを導電性樹脂で接着して双方の電位を接地電位にすることで、パッケージ内は外部から電氣的及び磁氣的にシールドされる。この構成を採用することにより、高周波領域においてもLSIの使用が可能になる。

【0064】なお、金属基板を構成する材料は適宜選定できる。例えば、メタルベースは銅又はアルミニウムを主成分とする金属の他種々の金属が考えられる。

#### 【0065】

50 【発明の効果】以上、説明したように、本発明の半導体装置用パッケージでは、メタルベースを採用した構成により、半導体チップを高い気密構造で封止でき、半導体装置の性能が高く維持できると共に、高周波用半導体装

17

置やマイクロストリップライン等に応用した場合には、これらに要求される性能に応える性能が高い半導体装置を製造することが出来る。

【図面の簡単な説明】

【図1】本発明の第1実施例の構造を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図2】本発明の第2実施例の構造を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図3】本発明の第3実施例の構造を示す図で、(a)は部分断面図、(b)は裏面斜視図

【図4】本発明の第4実施例の構造を示す図で、(a)は部分断面図、(b)は裏面斜視図。

【図5】本発明の第5実施例の構造を示す図で、(a)は裏面斜視図、(b)は部分断面図。

【図6】本発明の第6実施例の構造を示す部分断面図。

【図7】本発明の第6実施例の構造を示す部分断面図。

【図8】本発明の第7実施例の構造を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図9】本発明の第8実施例の製造工程を順次に示す断面図。

【図10】本発明の第9実施例の製造工程を順次に示す断面図。

【図11】本発明の第10実施例の構造を示す図で、(a)は断面図、(b)は平面図。

【図12】第1の従来技術を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図13】第2の従来技術を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図14】第2の従来技術の変形例を示す図で、(a)は表面一部切欠き斜視図、(b)は裏面斜視図、(c)は部分断面図。

【図15】第3の従来技術を示す断面図。

【符号の説明】

11 LSI  
12 キャップ  
13 ポリイミド  
14 グランドパターン  
15 アイランドパターン  
17 内部配線パターン  
18 ランドパターン  
19 半田ボール  
20 接着剤  
21 ボンディングワイヤ  
22 スルーホール  
23 絶縁接着剤

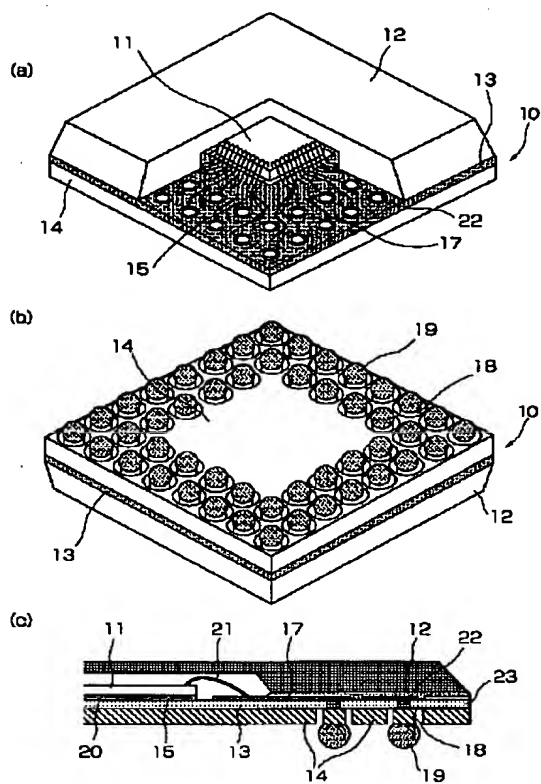
18

24 キャビティ  
25 コーティング  
26 導電性接着剤  
27 コーティング樹脂  
28 金属キャップ  
29 グランドパターン  
30 リングパターン  
32 放熱パターン  
33 放熱用半田ボール  
10 34 ソルダレジスト  
35 チップコンデンサ  
36 電源パターン  
37 グランドパターン  
38 熱導電性接着剤  
39 ヒートシンク  
40 フリップチップバンパ  
41 メタルベース  
42 ポリイミド  
43 銅箔  
20 44 レジストパターン開口部  
45 銅箔開口部  
46 マスキング樹脂  
47 ポリイミド開口部  
48 金属メッキ  
49 銅箔パターンニング部  
50 スルーホール  
51 Niメッキ  
52 銅箔パターン  
59 LSI  
30 60 金属キャップ  
61 チップコンデンサ  
62 チップ部品用電極  
101 LSI  
102 封止樹脂  
103 内部配線  
104 スルーホール  
105 ソルダレジスト  
106 ガラスエポキシ基板  
108 半田ボール  
40 109 放熱用半田ボール  
110 放熱用スルーホール  
111 外部配線  
112 ボンディングワイヤ  
113 プラスチックモールド  
114 アイランドパターン  
115 Agペースト  
116 放熱用スルーホール  
116 放熱用半田ボール 116 117  
118 基板 118  
50 119 ビアホール

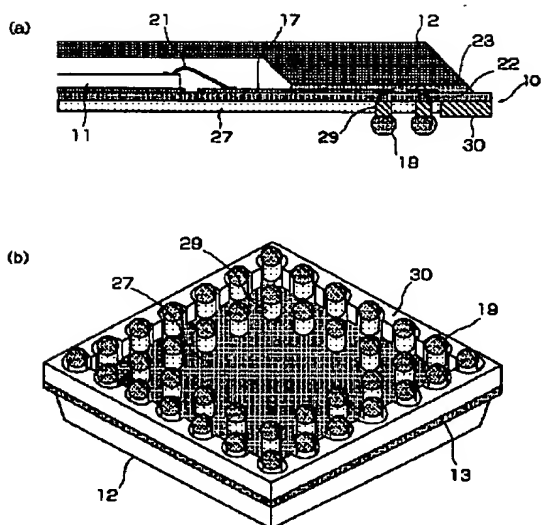
120 LSI  
121 TABリード  
122 配線

19

【図1】



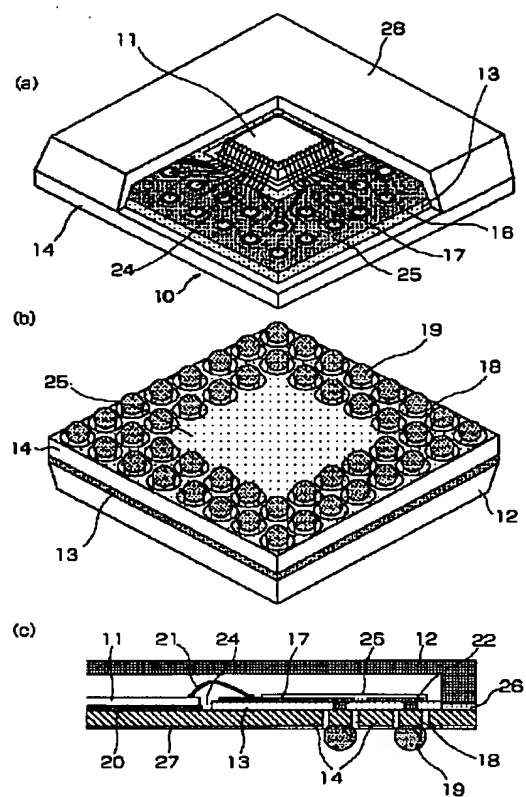
【図3】



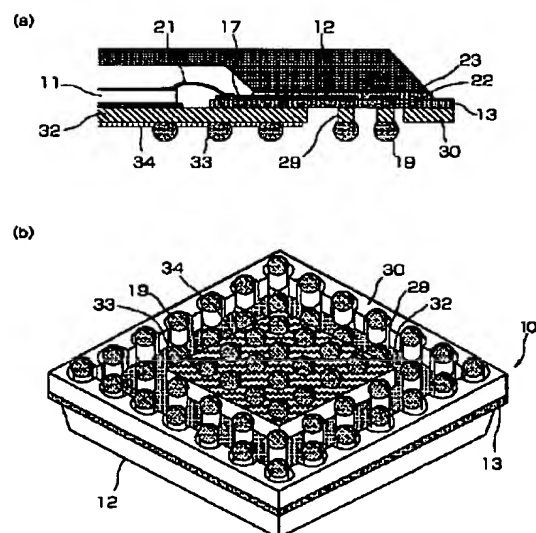
20

【図2】

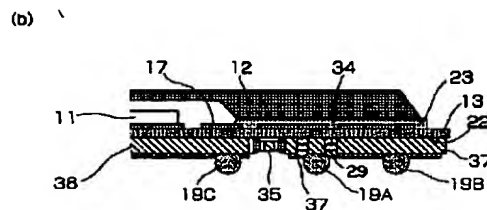
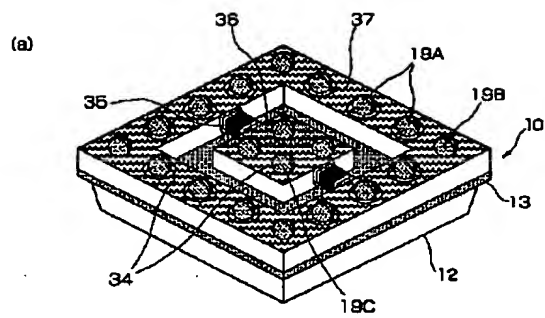
123 指示板  
124 半田ボール  
125 パンプ



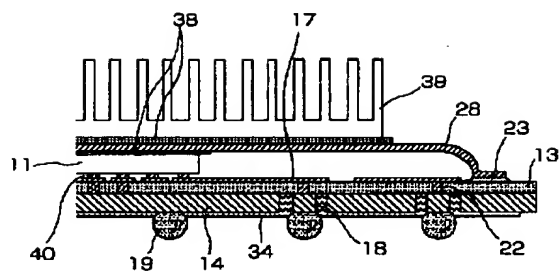
【図4】



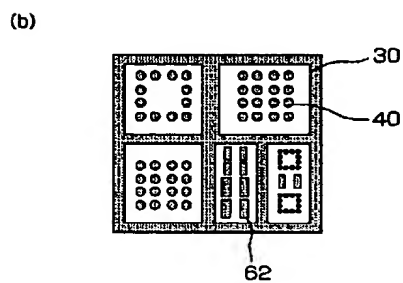
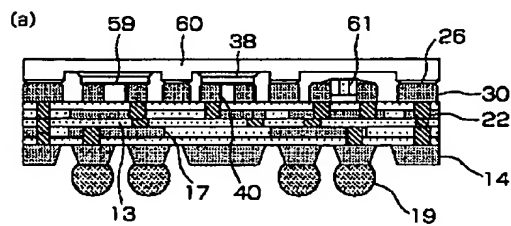
【図5】



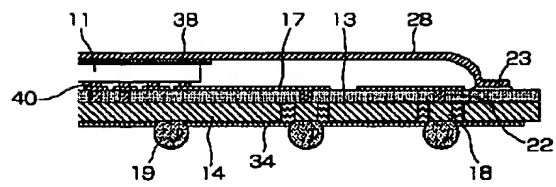
【図7】



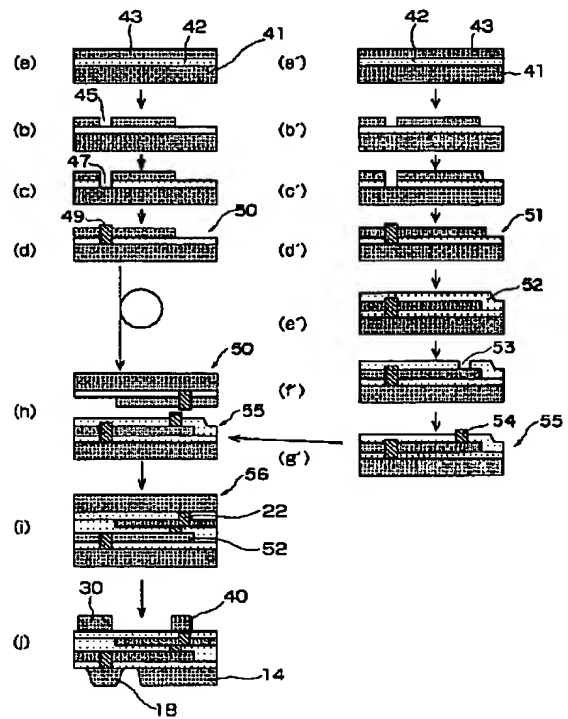
【図11】



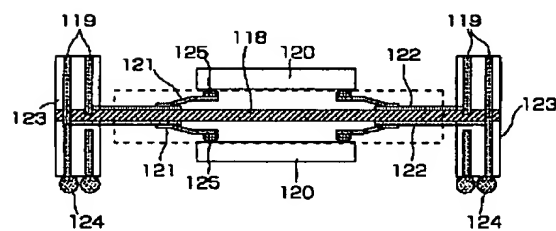
【図6】



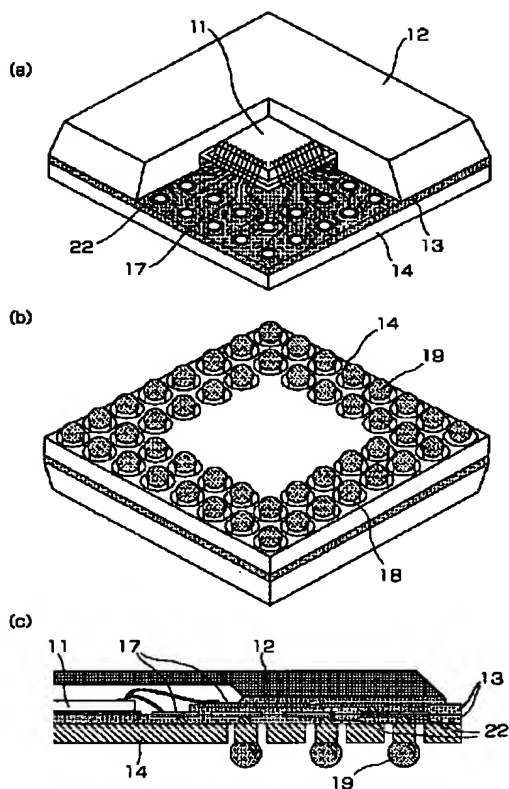
【図10】



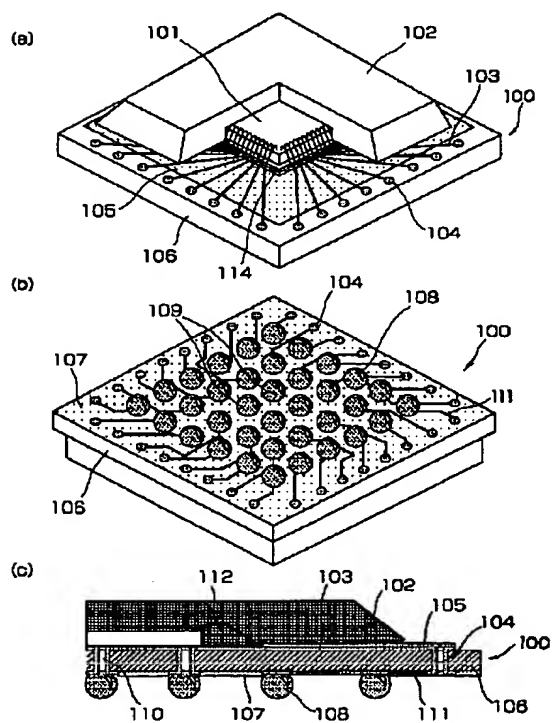
【図15】



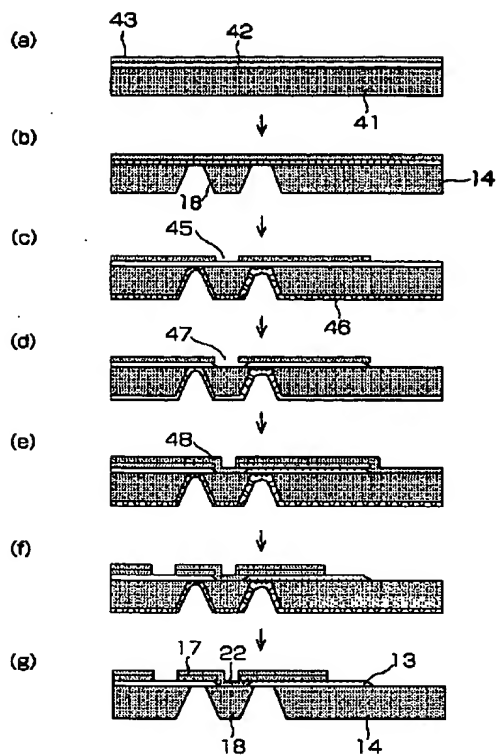
【図8】



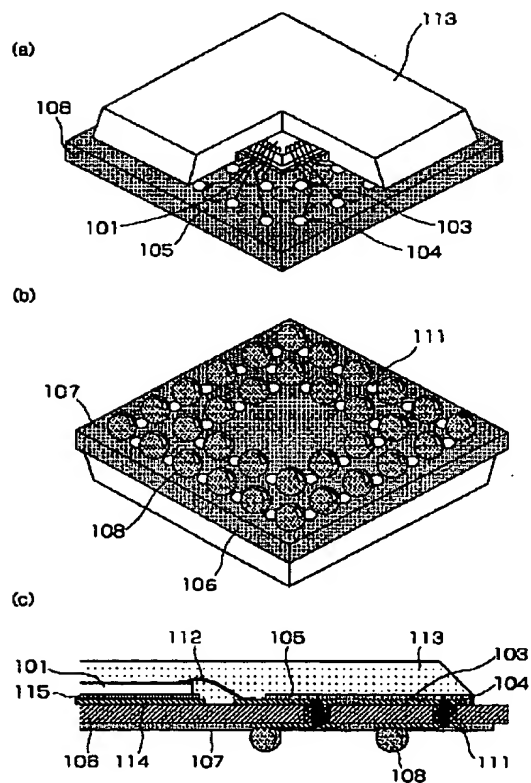
【図12】



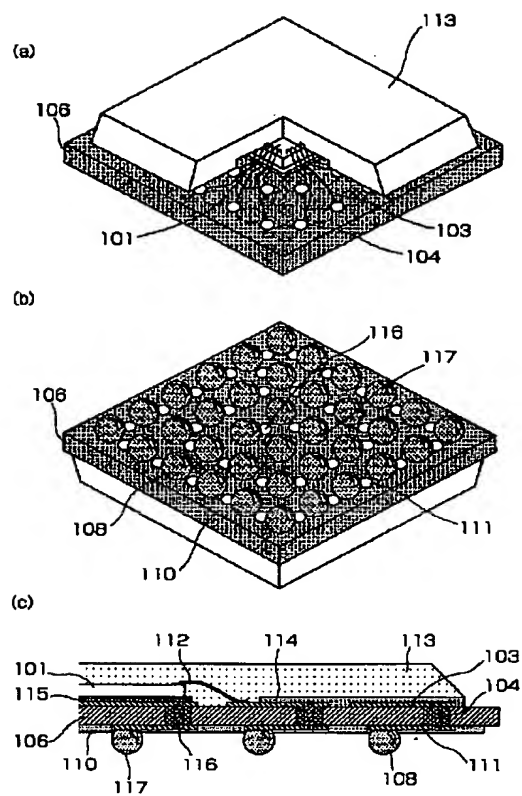
【図9】



【図13】



【図14】



フロントページの続き

(72)発明者 反町 勇

東京都港区芝五丁目7番1号 日本電気  
株式会社内

(56)参考文献

特開 平6-338571 (J P, A)

特開 平5-218228 (J P, A)

(72)発明者 内田 浩享

東京都港区芝五丁目7番1号 日本電気  
株式会社内

特開 平7-45746 (J P, A)

特開 平5-190584 (J P, A)